

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Naoki KUSUNOKI, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: SIMULATION APPARATUS AND SIMULATION METHOD

REQUEST FOR PRIORITY



ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

JAPAN

2001-362629

November 28, 2001

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland

Registration Number 21,124



22850

Docket No. 218474US2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

INVENTOR(S) Naoki KUSUNOKI, et al.

SERIAL NO: New Application

FILING DATE: Herewith

FOR: SIMULATION APPARATUS AND SIMULATION METHOD

# 2

J1046 U.S. PTO  
10/054994  
01/25/02

FEE TRANSMITTAL

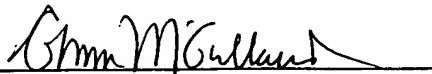
ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

FOR	NUMBER FILED	NUMBER EXTRA	RATE	CALCULATIONS
TOTAL CLAIMS	20 - 20 =	0	× \$18 =	\$0.00
INDEPENDENT CLAIMS	6 - 3 =	3	× \$84 =	\$252.00
<input type="checkbox"/> MULTIPLE DEPENDENT CLAIMS (If applicable)			+ \$280 =	\$0.00
<input type="checkbox"/> LATE FILING OF DECLARATION			+ \$130 =	\$0.00
BASIC FEE				\$740.00
TOTAL OF ABOVE CALCULATIONS				\$992.00
<input type="checkbox"/> REDUCTION BY 50% FOR FILING BY SMALL ENTITY				\$0.00
<input type="checkbox"/> FILING IN NON-ENGLISH LANGUAGE			+ \$130 =	\$0.00
<input checked="" type="checkbox"/> RECORDATION OF ASSIGNMENT			+ \$40 =	\$40.00
TOTAL				\$1,032.00

- ☐ Please charge Deposit Account No. 15-0030 in the amount of \$0.00 A duplicate copy of this sheet is enclosed.
- ☒ A check in the amount of \$1,032.00 to cover the filing fee is enclosed.
- ☒ The Commissioner is hereby authorized to charge any additional fees which may be required for the papers being filed herewith and for which no check is enclosed herewith, or credit any overpayment to Deposit Account No. 15-0030.  
A duplicate copy of this sheet is enclosed.

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland  
Registration Number 21,124

Date: 1/25/02



22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/01)

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

J1046 U.S. PTO  
10/054994  
01/25/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2001年11月28日

出 願 番 号  
Application Number:

特願2001-362629

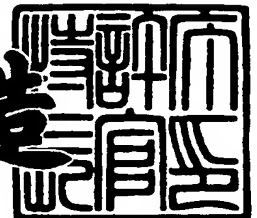
出 願 人  
Applicant(s):

株式会社東芝

2001年12月21日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3110967

【書類名】 特許願

【整理番号】 13382601

【提出日】 平成13年11月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/66

【発明の名称】 シミュレーション装置及びシミュレーション方法

【請求項の数】 15

【発明者】

    【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝  
                                横浜事業所内

    【氏名】 楠 直 樹

【発明者】

    【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝  
                                横浜事業所内

    【氏名】 青 木 伸 俊

【特許出願人】

    【識別番号】 000003078

    【住所又は居所】 東京都港区芝浦一丁目 1 番 1 号

    【氏名又は名称】 株式会社 東 芝

【代理人】

    【識別番号】 100075812

    【弁理士】

    【氏名又は名称】 吉 武 賢 次

【選任した代理人】

    【識別番号】 100088889

    【弁理士】

    【氏名又は名称】 橘 谷 英 俊

【選任した代理人】

    【識別番号】 100082991

【弁理士】

【氏名又は名称】 佐 藤 泰 和

【選任した代理人】

【識別番号】 100096921

【弁理士】

【氏名又は名称】 吉 元 弘

【選任した代理人】

【識別番号】 100103263

【弁理士】

【氏名又は名称】 川 崎 康

【手数料の表示】

【予納台帳番号】 087654

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 シミュレーション装置及びシミュレーション方法

【特許請求の範囲】

【請求項 1】

半導体デバイスの特性を評価するシミュレーション装置において、  
前記半導体デバイスの少なくとも一部の領域について、所定の物理量を考慮に入れて所定の物性値に対応する第 1 の値を計算する第 1 計算部と、  
前記半導体デバイスの少なくとも一部の領域について、前記物理量を考慮に入れずに前記物性値に対応する第 2 の値を計算する第 2 計算部と、  
前記第 1 および第 2 の値の相関関係を所定の形態で表示する可視化部と、を備えることを特徴とするシミュレーション装置。

【請求項 2】

前記所定の物理量は、前記半導体デバイスの製造工程中に発生される前記半導体デバイス内部の応力分布であることを特徴とする請求項 1 に記載のシミュレーション装置。

【請求項 3】

前記所定の物性値は、キャリアの移動度、キャリアトラップ、固定電荷、トンネリング確率、キャリアのライフタイム、キャリア対の生成・消滅速度、拡散係数、および粘性係数の少なくとも一つに関連する値であることを特徴とする請求項 1 または 2 に記載のシミュレーション装置。

【請求項 4】

前記可視化部は、前記半導体デバイスの少なくとも一部の領域について、前記第 2 の値に対する前記第 1 の値の変化量を図示することを特徴とする請求項 1 ～ 3 のいずれかに記載のシミュレーション装置。

【請求項 5】

半導体デバイスの特性を評価するシミュレーション装置において、  
前記半導体デバイスの少なくとも一部の領域について、第 1 の物理量を考慮に入れて所定の物性値に対応する第 1 の値を計算する第 1 計算部と、  
前記半導体デバイスの少なくとも一部の領域について、前記第 1 の物理量を考

慮に入れずに前記物性値に対応する第 2 の値を計算する第 2 計算部と、

前記半導体デバイスの少なくとも一部の領域について、前記第 1 および第 2 の値の相関関係と第 2 の物理量の分布とを重ねて表示する可視化部と、を備えることを特徴とするシミュレーション装置。

【請求項 6】

前記所定の物性値は拡散係数で、前記第 1 の物理量は応力であり、前記第 2 の物理量は原子または分子の濃度であることを特徴とする請求項 5 に記載のシミュレーション装置。

【請求項 7】

前記所定の物性値は粘性係数で、前記第 1 および第 2 の物理量は応力であることを特徴とする請求項 5 に記載のシミュレーション装置。

【請求項 8】

前記所定の物性値は移動度で、前記第 1 の物理量は応力であり、前記第 2 の物理量は電流パスであることを特徴とする請求項 5 に記載のシミュレーション装置。

【請求項 9】

半導体デバイスの特性を評価するシミュレーション装置において、

第 1 のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第 1 および第 2 の値の相関関係を計算する第 1 相関関係計算部と、

第 2 のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第 3 および第 4 の値の相関関係を計算する第 2 相関関係計算部と、

前記半導体デバイスの少なくとも一部の領域について、前記第 1 および第 2 の値の相関関係と前記第 3 および第 4 の値の相関関係との関連性を表示する可視化部と、を備えることを特徴とするシミュレーション装置。

【請求項 10】

前記可視化部は、前記第 2 の値に対する前記第 1 の値の変化量に対する、前記第 4 の値に対する前記第 3 の値の変化量の割合を表示することを特徴とする請求項 9 に記載のシミュレーション装置。

【請求項 1 1】

前記所定の物理量は、前記半導体デバイスの製造工程中に発生される前記半導体デバイス内部の応力分布であることを特徴とする請求項 9 または 1 0 に記載のシミュレーション装置。

【請求項 1 2】

前記所定の物性値は、キャリアの移動度、キャリアトラップ、固定電荷、トンネリング確率、キャリアのライフタイム、キャリア対の生成・消滅速度、拡散係数、および粘性係数の少なくとも一つに関連する値であることを特徴とする請求項 9 ～ 1 1 のいずれかに記載のシミュレーション装置。

【請求項 1 3】

半導体デバイスの特性を評価するシミュレーション方法において、

前記半導体デバイスの少なくとも一部の領域について、所定の物理量を考慮に入れて所定の物性値に対応する第 1 の値を計算するステップと、

前記半導体デバイスの少なくとも一部の領域について、前記物理量を考慮に入れずに前記物性値に対応する第 2 の値を計算するステップと、

前記第 1 および第 2 の値の相関関係を所定の形態で表示するステップと、を備えることを特徴とするシミュレーション方法。

【請求項 1 4】

半導体デバイスの特性を評価するシミュレーション方法において、

前記半導体デバイスの少なくとも一部の領域について、第 1 の物理量を考慮に入れて所定の物性値に対応する第 1 の値を計算するステップと、

前記半導体デバイスの少なくとも一部の領域について、前記第 1 の物理量を考慮に入れずに前記物性値に対応する第 2 の値を計算するステップと、

前記半導体デバイスの少なくとも一部の領域について、前記第 1 および第 2 の値の相関関係と前記第 2 の物理量の分布とを重ねて表示するステップと、を備えることを特徴とするシミュレーション方法。



【請求項 1 5】

半導体デバイスの特性を評価するシミュレーション方法において、

第 1 のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第 1 および第 2 の値の相関関係を計算するステップと、

第 2 のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第 3 および第 4 の値の相関関係を計算するステップと、

前記半導体デバイスの少なくとも一部の領域について、前記第 1 および第 2 の値の相関関係と前記第 3 および第 4 の値の相関関係との関連性を表示するステップと、を備えることを特徴とするシミュレーション方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体デバイスの製造工程中に発生した応力を考慮に入れて半導体デバイスの特性を評価するシミュレーション装置及びシミュレーション方法に関する。

【0 0 0 2】

【従来の技術】

半導体デバイスの微細化に伴い、半導体デバイスの製造工程中に発生した応力が素子特性に与える影響を考慮に入れなければ、半導体デバイスの開発が行えなくなっている。例えば、基板中に発生した圧縮応力により電子の移動度が低下し、圧縮応力が低い場合に比べてN-MOSFETの電流値が減少するという問題がある。

【0 0 0 3】

一方、P-MOSFETの場合、正孔の移動度増加により電流値が増加し、素子特性が向上するという長所が報告されている。その他、半導体デバイス中に発生した応

力は不純物拡散や半導体デバイス形状などにも影響を与えるので、応力対策を容易に行える半導体プロセス・デバイスシミュレーションが重要になる。

#### 【0004】

##### 【発明が解決しようとする課題】

従来の半導体プロセス・デバイスシミュレーションでは、半導体デバイス製造中に発生した応力値を計算し、半導体デバイス中での応力分布を表示することにより、経験的に素子特性に与える影響を検討していた。

#### 【0005】

例えば、図8(a)は、図8(b)に示すゲート直下付近の応力分布を等高線表示する従来例を示す図である。図8(a)は応力シミュレータを用いて計算した応力値に基づいて応力値の等高線を表示している。

#### 【0006】

図8(a)の場合、図示された応力分布のみが応力の影響を検討するための情報であるため、応力による素子特性への影響を定量的に評価することが難しかった。

#### 【0007】

本発明は、このような点に鑑みてなされたものであり、その目的は、応力等による素子特性への影響を定量的に評価することができるシミュレーション装置及びシミュレーション方法を提供することにある。

#### 【0008】

##### 【課題を解決するための手段】

上述した課題を解決するために、本発明は、半導体デバイスの特性を評価するシミュレーション装置において、前記半導体デバイスの少なくとも一部の領域について、所定の物理量を考慮に入れて所定の物性値に対応する第1の値を計算する第1計算部と、前記半導体デバイスの少なくとも一部の領域について、前記物理量を考慮に入れずに前記物性値に対応する第2の値を計算する第2計算部と、前記第1および第2の値の相関関係を所定の形態で表示する可視化部と、を備える。

#### 【0009】

また、本発明は、半導体デバイスの特性を評価するシミュレーション装置において、前記半導体デバイスの少なくとも一部の領域について、第1の物理量を考慮に入れて所定の物性値に対応する第1の値を計算する第1計算部と、前記半導体デバイスの少なくとも一部の領域について、前記第1の物理量を考慮に入れずに前記物性値に対応する第2の値を計算する第2計算部と、前記半導体デバイスの少なくとも一部の領域について、前記第1および第2の値の相関関係と第2の物理量の分布とを重ねて表示する可視化部と、を備える。

## 【0010】

また、本発明は、半導体デバイスの特性を評価するシミュレーション装置において、第1のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第1および第2の値の相関関係を計算する第1相関関係計算部と、第2のシミュレーション条件でシミュレーションを実行した場合のシミュレーション結果に基づいて、所定の物理量を考慮に入れた場合と入れない場合のそれぞれの所定の物性値に対応する第3および第4の値の相関関係を計算する第2相関関係計算部と、前記半導体デバイスの少なくとも一部の領域について、前記第1および第2の値の相関関係と前記第3および第4の値の相関関係との関連性を表示する可視化部と、を備える。

## 【0011】

## 【発明の実施の形態】

以下、本発明に係るシミュレーション装置及びシミュレーション方法について、図面を参照しながら具体的に説明する。

## 【0012】

## (第1の実施形態)

図1は本発明に係るシミュレーション装置の第1の実施形態の概略構成を示すブロック図である。図1のシミュレーション装置は、所定の製造条件に基づいて半導体デバイスの特性評価のためのシミュレーションを行うデバイスシミュレーション実行部1と、半導体デバイス内に発生される応力のシミュレーションを行う応力シミュレーション実行部2と、シミュレーション用の製造条件等を入力す

る入力部 3 と、シミュレーション結果を出力する表示装置 4 を有する出力部 5 と、半導体デバイス内の応力分布を考慮に入れて移動度等の物性値を計算する第 1 計算部 6 と、半導体デバイス内の応力分布を考慮に入れずに半導体デバイスの物性値を計算する第 2 計算部 7 と、応力を考慮に入れない場合の物性値に対する応力を考慮に入れた場合の物性値の変化量を計算する物性値変化量計算部 8 と、物性値変化量計算部 8 の計算結果を表示装置 4 に可視的に表示する可視表示制御部 9 と、を備えている。

## 【0013】

デバイスシミュレーション実行部 1 は、半導体デバイスの酸化、拡散、堆積、エッチングおよびイオン注入などの製造工程についてシミュレーションを行う。

## 【0014】

第 1 および第 2 計算部 6, 7 で計算される物性値は、半導体デバイスのキャリア移動度、キャリアトラップ、固定電荷、トンネリング確率、キャリアのライフタイム、キャリア対の生成・消滅速度、拡散係数、粘性係数およびこれらに関する物性値などである。

## 【0015】

図 2 は図 1 のシミュレーション装置の処理手順を示すフローチャートである。まず、半導体デバイスの少なくとも一部の領域をメッシュ状に分割する（ステップ S1）。次に、メッシュ分割された各格子点上の応力を応力シミュレーション実行部 2 により計算し、その計算結果に基づいて半導体デバイスの応力分布を計算する（ステップ S2）。

## 【0016】

図 3（a）はゲート直下のシリコン基板中の応力分布を示す図である。図 3（a）において、色の濃い部分ほど圧縮応力が強く、色の薄い部分ほど引張り応力が強いことを示している。図示のように、界面に近いほど圧縮応力が強いことがわかる。図 3（a）の応力は、横方向の応力と縦方向の応力との平均値である静水圧を表している。

## 【0017】

ステップ S2 の次に、応力による影響を調べるための物性値を選択する（ステ

ップS3)。ここでは、上述したように、キャリア移動度などを選択する。

#### 【0018】

次に、応力分布を考慮に入れて、ステップS3で選択された物性値を第1計算部6で計算する。また、応力分布を考慮に入れずに、ステップS3で選択された物性値を第2計算部7で計算する（ステップS4）。

#### 【0019】

次に、応力分布を考慮に入れた場合と入れない場合の物性値の変化量を物性値変化量計算部8で計算する（ステップS5）。例えば、キャリア移動度については、応力分布を考慮に入れない場合の移動度 $\mu$ に対する、応力分布を考慮に入れた場合の移動度 $\mu(\sigma)$ の変化量 $\mu(\sigma)/\mu$ を計算する。また、拡散係数については、応力分布を考慮に入れない場合の拡散係数Dに対する、応力分布を考慮に入れた場合の拡散係数D( $\sigma$ )の変化量D( $\sigma$ )/Dを計算する。また、粘性係数については、応力分布を考慮に入れない場合の粘性係数 $\eta$ に対する、応力分布を考慮に入れた場合の粘性係数 $\eta(\sigma)$ の変化量 $\eta(\sigma)/\eta$ を計算する。

#### 【0020】

次に、可視表示制御部9により、ステップS5の計算結果を表示装置4に表示する（ステップS6）。図3（b）は電子の移動度の変化量 $\mu(\sigma)/\mu$ の一例を示す図である。図示のように、ゲート直下のシリコン基板中に発生した圧縮応力の影響（図3（a）参照）を受けて、界面付近は電子の移動度が1～2%ほど低下することがわかる。

#### 【0021】

このように、本実施形態では、応力分布を考慮に入れた場合と入れない場合の物性値の変化量を可視的に表示するため、例えば物性値が拡散係数の場合には拡散長、粘性係数の場合には緩和時間、キャリア移動度の場合には電流値が、それぞれ応力の影響でどのように変化するかを定量的かつ視覚的に評価できる。また、半導体デバイス中のどの部分の応力が各物性値に影響を与えるかを容易に把握できる。

#### 【0022】

上述した実施形態では、応力を考慮に入れて物性値を計算する例を説明したが

、考慮に入れる物理量は応力に限定されない。例えば、電子や正孔の濃度を考慮に入れて、拡散係数等の物性値を計算してもよい。

## 【 0 0 2 3 】

## (第 2 の実施形態)

第 2 の実施形態は、物性値の変化量と物理量の分布を重ねて表示することを特徴とする。

## 【 0 0 2 4 】

第 2 の実施形態は、図 1 と同様のブロック構成を有するため、説明を省略する。

## 【 0 0 2 5 】

図 4 は本発明に係るシミュレーション装置の第 2 の実施形態の処理動作を示すフローチャートである。図 4 のステップ S 1 1 ～ S 1 5 は図 2 のステップ S 1 ～ S 5 と同様である。ステップ S 1 5 の処理が終了した後、可視表示制御部 9 は物性値の変化量（例えば、 $\mu(\sigma)/\mu$  や  $D(\sigma)/D$  など）と物理量の分布を重ねて表示する（ステップ S 1 6）。

## 【 0 0 2 6 】

図 5 (b) は図 4 のステップ S 1 6 の処理結果を示す図であり、物性値として拡散係数を選択し、物理量としてホウ素濃度を選択した場合の例を示している。なお、図 5 (a) は図 3 (a) と同様にゲート直下のシリコン基板中の応力分布を示している。図 5 (a) の応力は、横方向の応力と縦方向の応力との平均値である静水圧を表している。

## 【 0 0 2 7 】

図 5 (b) に示すように、図 4 のステップ S 1 6 では、応力分布を考慮に入れた場合と入れない場合のホウ素の拡散係数変化量（図 5 のゲート直下の領域）とホウ素の濃度分布（図 5 のゲート左右の等高線）とを重ねて表示する。

## 【 0 0 2 8 】

図 5 に示すように、ゲート直下の圧縮応力によりホウ素の拡散係数は 1 ～ 2 % 増加するが、ホウ素の濃度分布をみるとゲート直下にはホウ素はほとんど存在しないため、特に応力の影響を考慮に入れる必要はないことがわかる。

## 【0029】

このように、本実施形態では、応力を考慮に入れた場合と入れない場合の物性値の変化量と物理量の分布とを重ねて表示するため、半導体デバイスを開発するにあたって応力を考慮に入れる必要があるか否かを簡易かつ正確に評価できる。

## 【0030】

なお、図4のステップS16では、応力を考慮に入れた場合と入れない場合の粘性係数の変化量と応力分布とを重ねて表示してもよい。

## 【0031】

また、物性値として移動度を選択し、物理量として電流パスを選択し、応力分布を考慮に入れた場合と入れない場合の移動度の変化量と電流パスの分布を重ねて表示してもよい。

## 【0032】

## (第3の実施形態)

第3の実施形態は、ある製造条件での物性値変化量に対する、他の製造条件での物性値変化量の割合を計算することを特徴とする。

## 【0033】

第3の実施形態も、図1と同様のブロック構成を有するため、説明を省略する。

## 【0034】

図6は本発明に係るシミュレーション装置の第3の実施形態の処理動作を示すフローチャートである。まず、第1製造条件に基づいてデバイスシミュレーション実行部1にてシミュレーションを行い(ステップS21)、そのシミュレーション結果を保存する(ステップS22)。ステップS21では、第1製造条件に基づいて、応力分布を考慮に入れた場合と入れない場合の物性値の変化量を計算する。

## 【0035】

また、第2製造条件に基づいてデバイスシミュレーション実行部1にてシミュレーションを行い(ステップS23)、そのシミュレーション結果を保存する(ステップS24)。ステップS23では、第2製造条件に基づいて、応力分布を

考慮に入れた場合と入れない場合の物性値の変化量を計算する。

【 0 0 3 6 】

なお、ステップ S 2 1, S 2 2 の処理とステップ S 2 3, S 2 4 の処理は、どちらを先に実行してもよい。

【 0 0 3 7 】

次に、物性値を選択し（ステップ S 2 5）、第 1 製造条件でのシミュレーションにより得られた素子形状と第 2 製造条件でのシミュレーションにより得られた素子形状とを重ねて表示する（ステップ S 2 6）。

【 0 0 3 8 】

次に、ステップ S 2 1 で計算した物性値の変化量に対する、ステップ S 2 3 で計算した物性値の変化量の割合を計算する（ステップ S 2 7）。より具体的には、キャリア移動度については  $(\mu 2(\sigma 2) \mu 2) / (\mu 1(\sigma 1) \mu 1)$  を計算し、拡散係数については  $(D 2(\sigma 2) D 2) / (D 1(\sigma 1) D 1)$  を計算し、粘性係数については  $(\eta 2(\sigma 2) \eta 2) / (\eta 1(\sigma 1) \eta 1)$  を計算する。

【 0 0 3 9 】

次に、ステップ S 2 7 の計算結果を表示装置 4 に可視的に表示する（ステップ S 2 7）。

【 0 0 4 0 】

図 7 はステップ S 2 7 の処理結果を示す図である。図 7 (a) はバルクのシリコン基板中に発生される応力分布、図 7 (b) は S O I 基板中に発生される応力分布である。図 7 (a) および図 7 (b) の応力は、横方向の応力と縦方向の応力との平均値である静水圧を表している。

【 0 0 4 1 】

また、図 7 (c) は、図 7 (a) および図 7 (b) の応力分布から計算した電子の移動度の変化量を示しており、具体的には、バルクのシリコン基板中の電子の移動度の変化量に対する、S O I 基板中の電子の移動度の変化量の割合を示している。

【 0 0 4 2 】

図 7 (c) より、S O I 基板中に発生される応力値はバルクのシリコン基板中



に発生される応力値より高いため、バルクのシリコン基板に対して S O I 基板では電子の移動度は 2 ～ 4 % 低下することがわかる。

【 0 0 4 3 】

このように、第 3 の実施形態では、異なる複数の製造工程で試作した複数の半導体デバイスについて、応力起因の物性値変化量を比較できるため、例えば、バルクのシリコン基板上に試作した半導体デバイスの応力影響に対する、S O I 基板上に試作した半導体デバイスの応力影響の変化量を計算でき、製造工程が変わった場合にどのような応力影響を受けるかを正確に把握できる。したがって、適切な製造工程の選択が可能になり、製造コストの削減と開発期間の短縮が可能になる。

【 0 0 4 4 】

上述した各実施形態において、可視化の具体的な形態は図示されたものに限定されない。

【 0 0 4 5 】

また、上述した各実施形態で説明したシミュレーション装置は、ハードウェアで構成してもよいし、ソフトウェアで構成してもよい。ソフトウェアで構成する場合には、シミュレーション装置の機能を実現するプログラムをフロッピーディスクや C D - R O M 等の記録媒体に収納し、コンピュータに読み込ませて実行させてもよい。記録媒体は、磁気ディスクや光ディスク等の携帯可能なものに限定されず、ハードディスク装置やメモリなどの固定型の記録媒体でもよい。

【 0 0 4 6 】

また、シミュレーション装置の機能を実現するプログラムを、インターネット等の通信回線（無線通信も含む）を介して頒布してもよい。さらに、同プログラムを暗号化したり、変調をかけたり、圧縮した状態で、インターネット等の有線回線や無線回線を介して、あるいは記録媒体に収納して頒布してもよい。

【 0 0 4 7 】

【発明の効果】

以上詳細に説明したように、本発明によれば、応力等の物理量を考慮に入れた場合の物性値と考慮に入れない場合の物性値との相関関係を可視的に表示するた

め、応力等の物理量の影響を受けてキャリア移動度等の物性値がどのように変化するかを定量的に評価できる。

【図面の簡単な説明】

【図 1】

本発明に係るシミュレーション装置の第 1 の実施形態の概略構成を示すブロック図。

【図 2】

図 1 のシミュレーション装置の処理手順を示すフローチャート。

【図 3】

(a) はゲート直下のシリコン基板中の応力分布を示す図、(b) は電子の移動度の変化量一例を示す図。

【図 4】

本発明に係るシミュレーション装置の第 2 の実施形態の処理動作を示すフローチャート。

【図 5】

(a) はゲート直下のシリコン基板中の応力分布を示す図、(b) は図 4 のステップ S 1 6 の処理結果を示す図。

【図 6】

本発明に係るシミュレーション装置の第 3 の実施形態の処理動作を示すフローチャート。

【図 7】

(a) はバルクのシリコン基板中に発生される応力分布、(b) は S O I 基板中に発生される応力分布、(c) は図 7 (a) および図 7 (b) の応力分布から計算した電子の移動度の変化量を示す図。

【図 8】

(a) はゲート直下付近の応力分布を等高線表示する従来例を示す図、(b) は半導体デバイスの上面図。

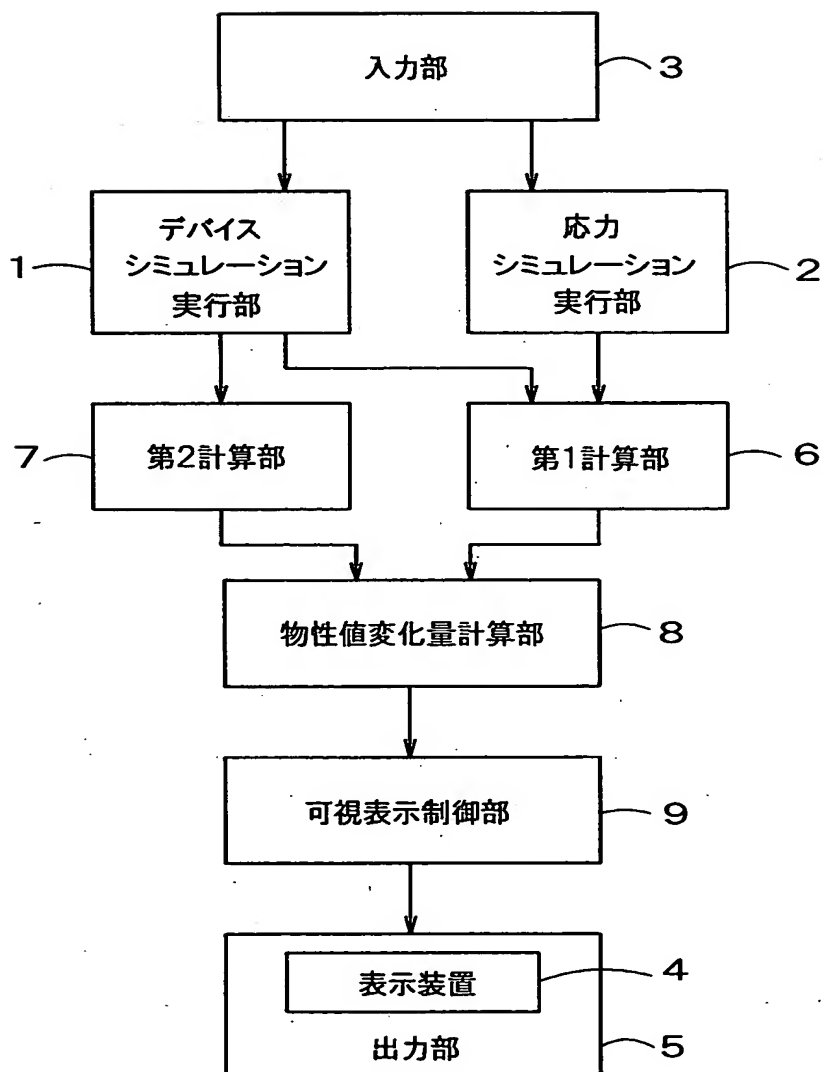
【符号の説明】

1 デバイスシミュレーション実行部

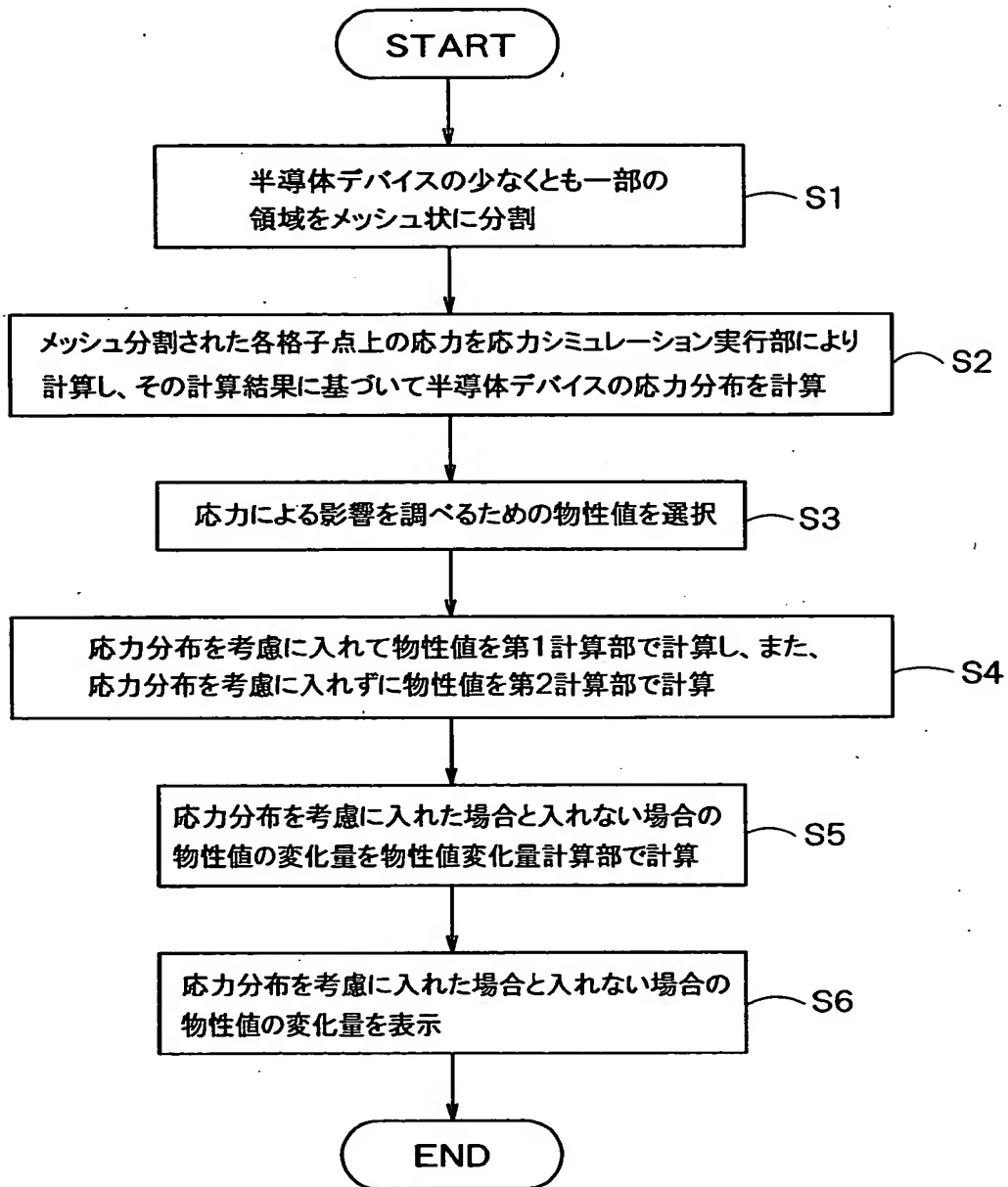
- 2 応力シミュレーション実行部
- 3 入力部
- 4 表示装置
- 5 出力部
- 6 第 1 計算部
- 7 第 2 計算部
- 8 物性値変化量計算部
- 9 可視表示制御部

【書類名】 図面

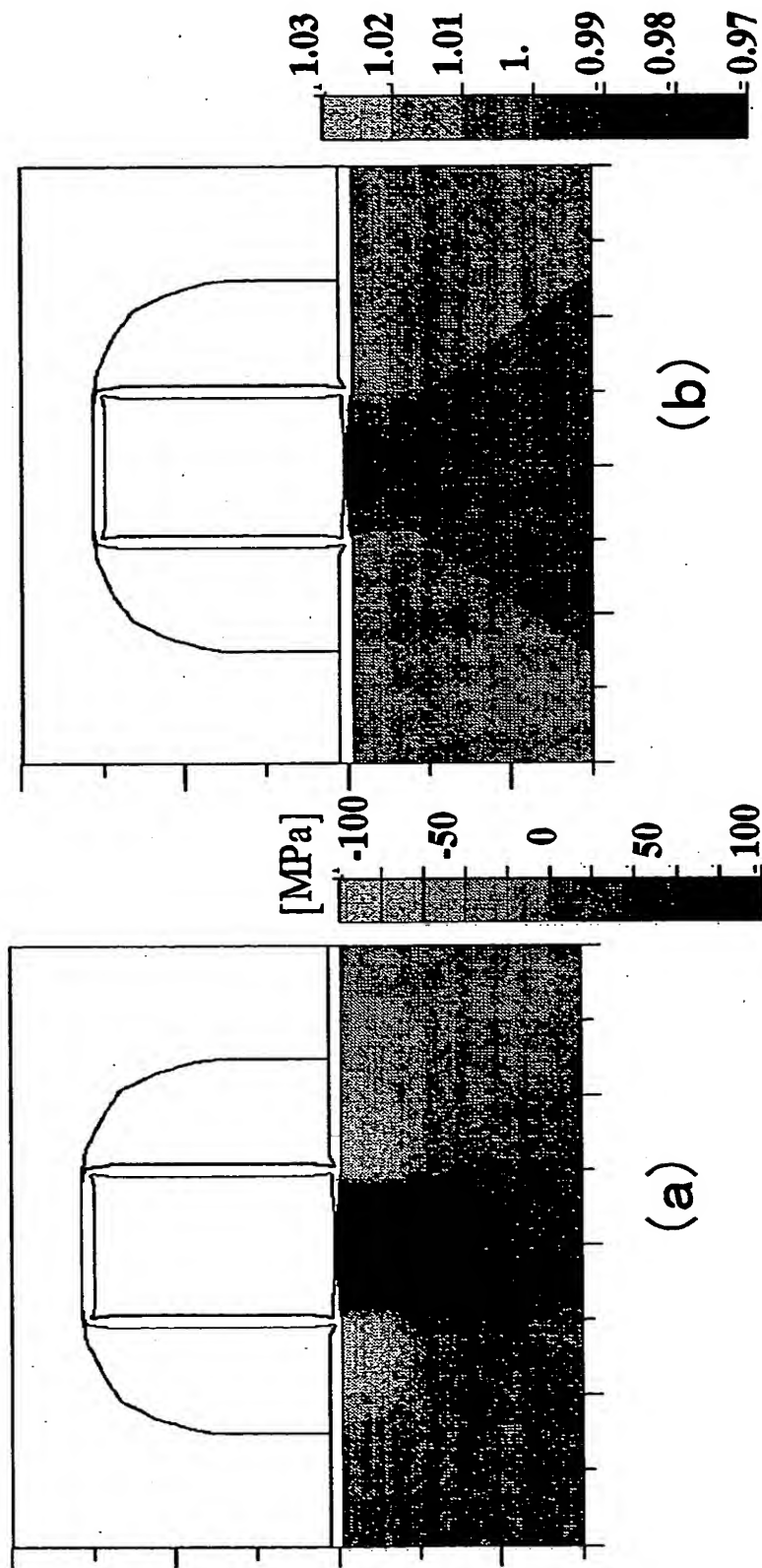
【図 1】



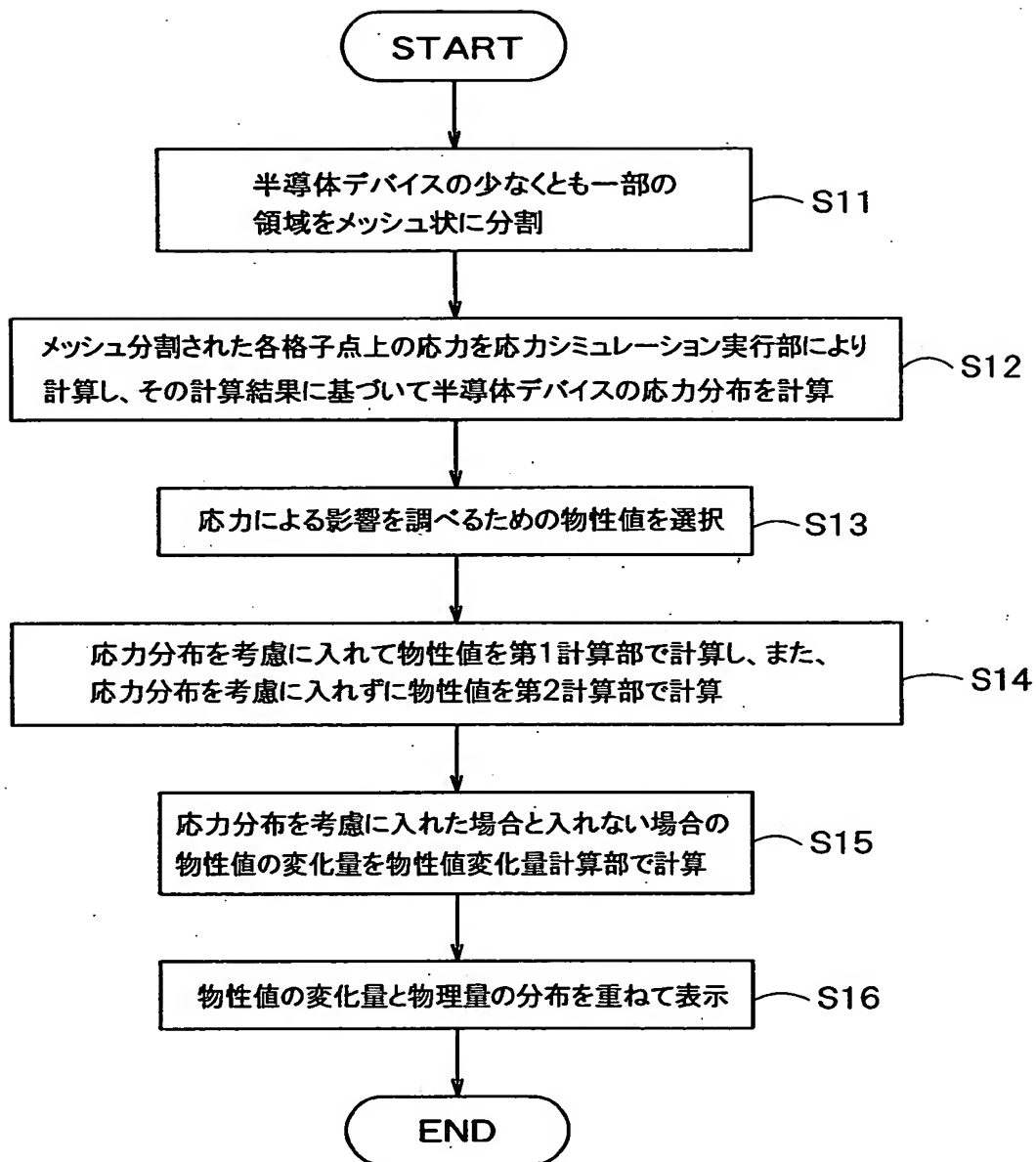
【図 2】



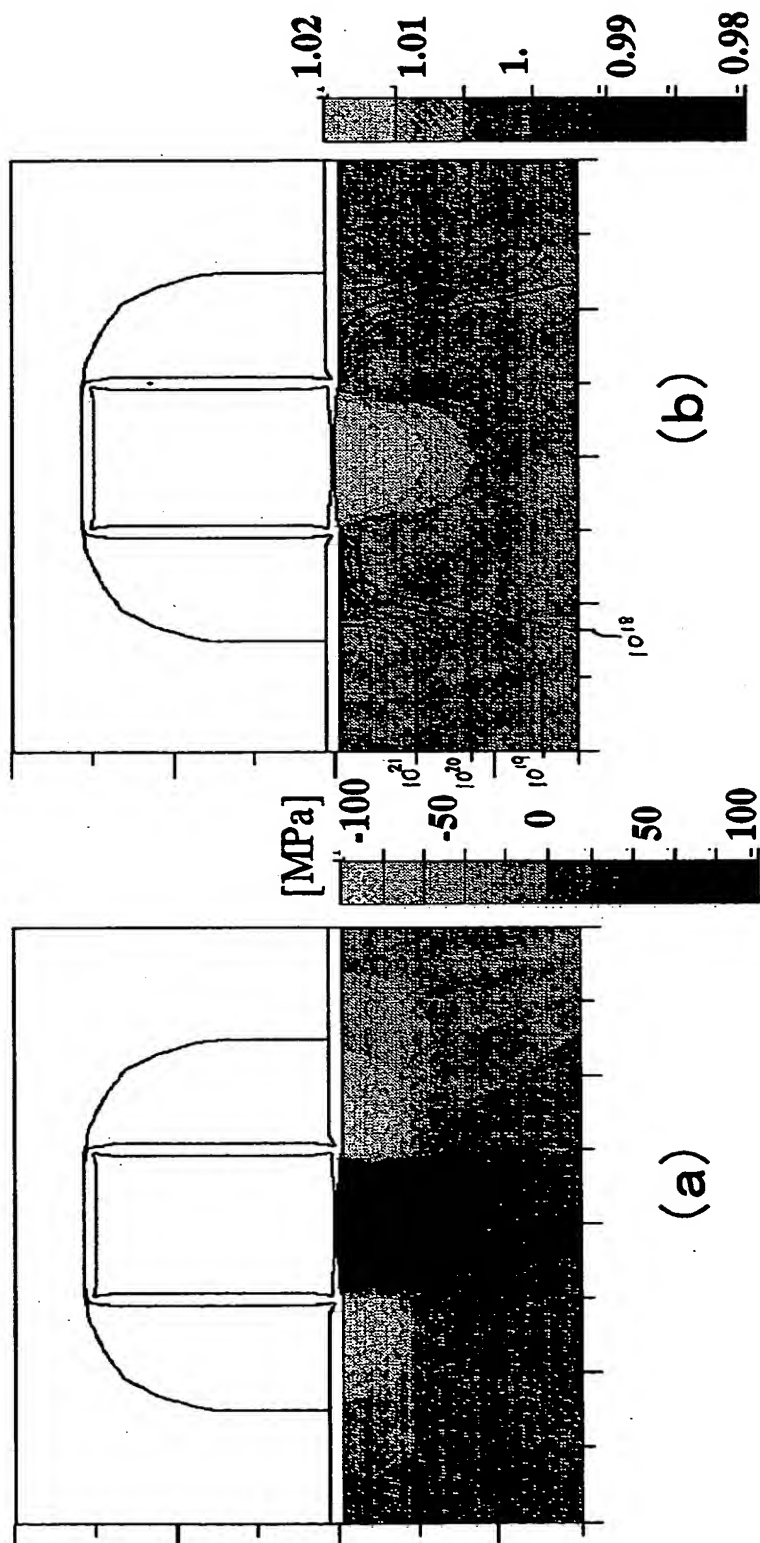
【図 3】



【図 4】

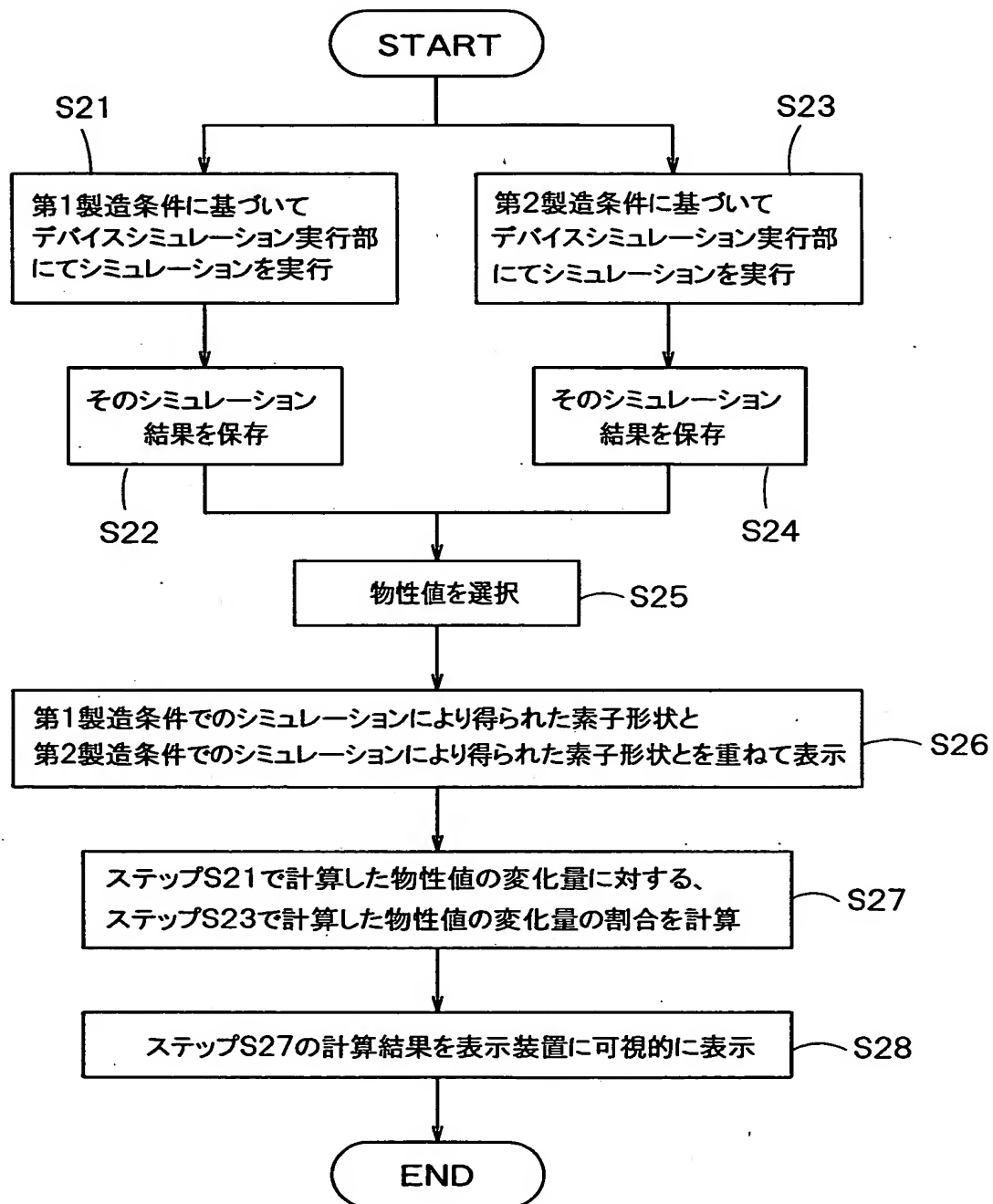


【図 5】

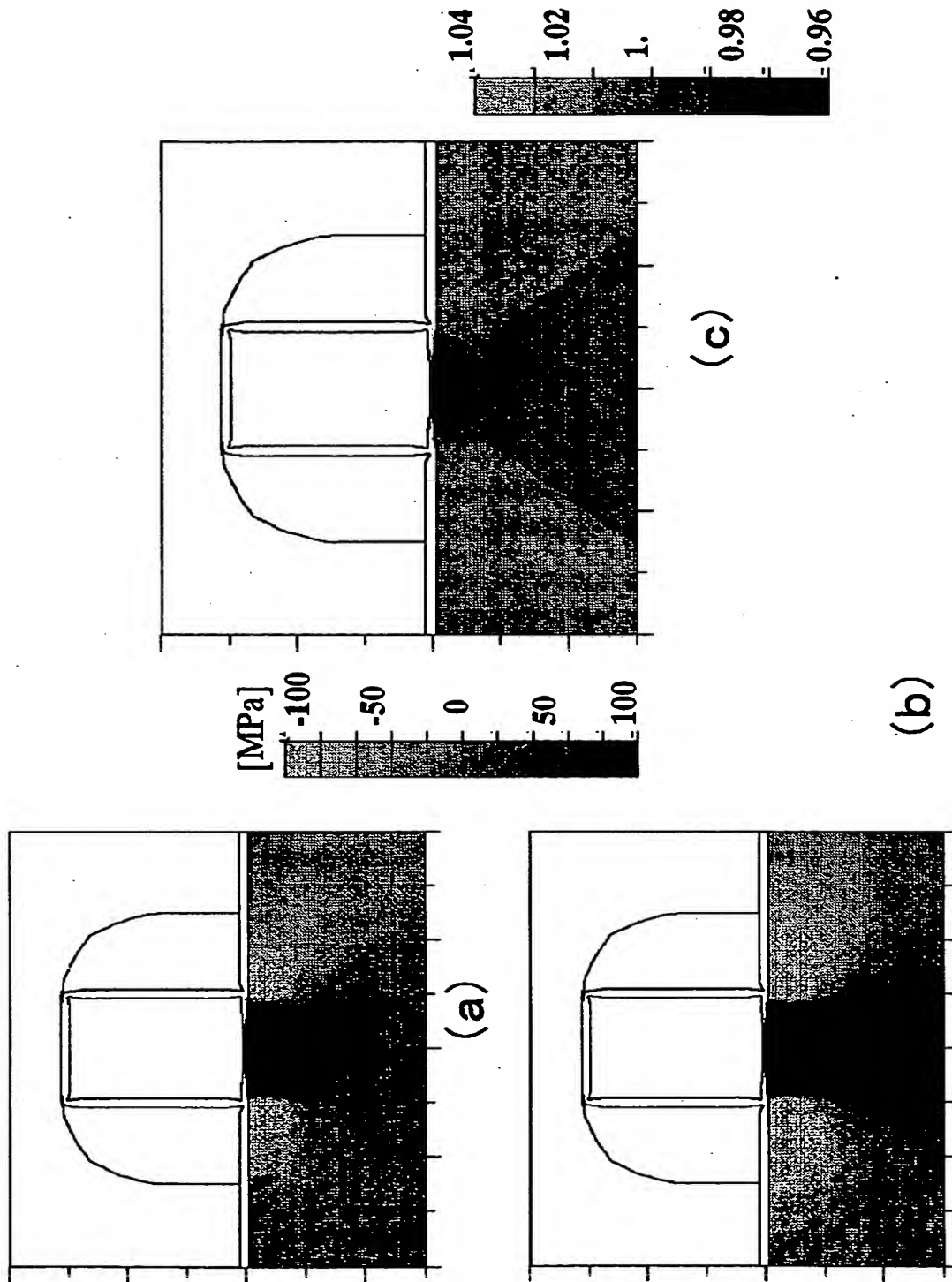




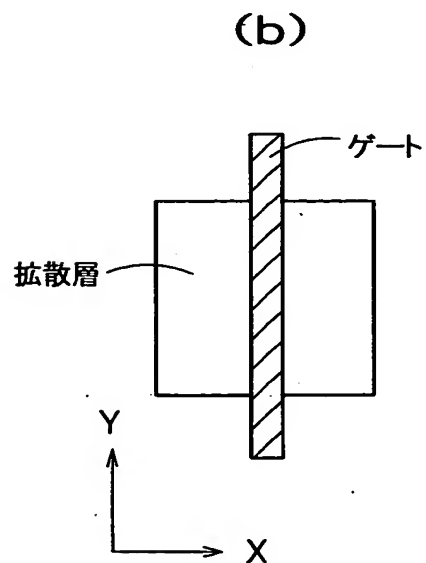
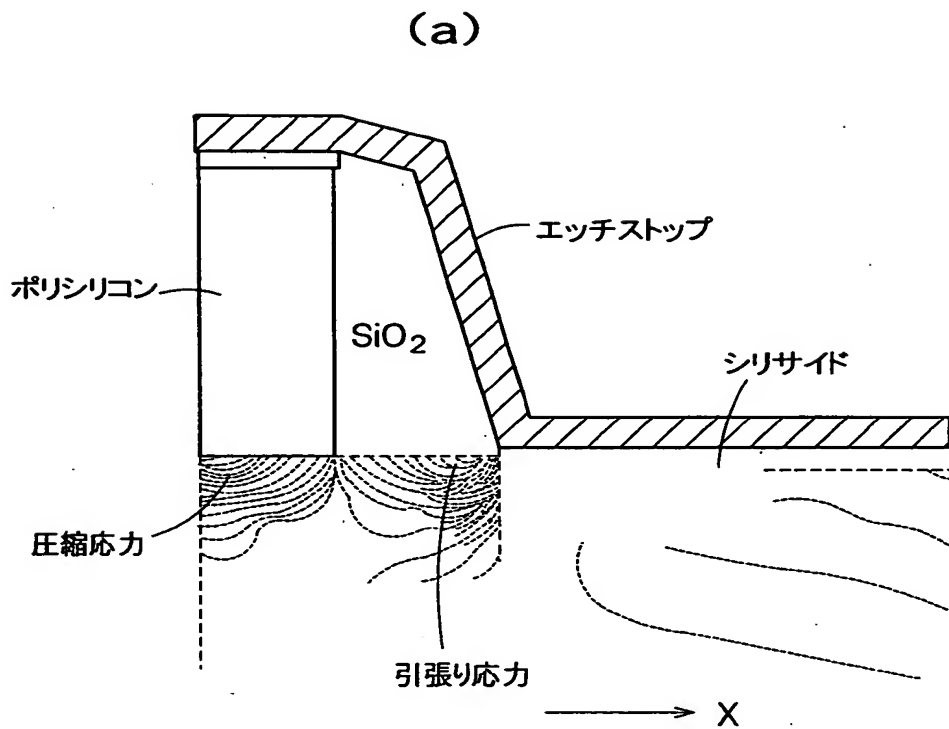
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 応力等による素子特性への影響を定量的に評価することができるシミュレーション装置を提供する。

【解決手段】 本発明に係る半導体デバイスの特性を評価するシミュレーション装置は、半導体デバイスの少なくとも一部の領域について、所定の物理量を考慮に入れて所定の物性値に対応する第1の値を計算する第1計算部と、半導体デバイスの少なくとも一部の領域について、物理量を考慮に入れずに物性値に対応する第2の値を計算する第2計算部と、第1および第2の値の相関関係を所定の形態で表示する可視化部と、を備える。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日	2001年 7月 2日
[変更理由]	住所変更
住 所	東京都港区芝浦一丁目1番1号
氏 名	株式会社東芝